

1/5/1  
DIALOG(R)File 351:Derwent WPI  
(c) 2003 Thomson Derwent. All rts. reserv.

009574844      \*\*Image available\*\*

WPI Acc No: 1993-268390/ 199334

XRPX Acc No: N93-206213

Cell exchange device - exchanges heater information corresp. to each  
transmission line of cell, multiplied by receiver discriminating code to  
discriminate line to which cell is input NoAbstract

Patent Assignee: MITSUBISHI ELECTRIC CORP (MITQ )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 5183574	A	19930723	JP 92989	A	19920107	199334 B

Priority Applications (No Type Date): JP 92989 A 19920107

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 5183574	A	11	H04L-012/48	

Abstract (Basic): JP 5183574 A

Dwg.1/8

Title Terms: CELL; EXCHANGE; DEVICE; EXCHANGE; HEATER; INFORMATION;  
CORRESPOND; TRANSMISSION; LINE; CELL; MULTIPLICATION; RECEIVE;  
DISCRIMINATE; CODE; DISCRIMINATE; LINE; CELL; INPUT; NOABSTRACT

Derwent Class: W01

International Patent Class (Main): H04L-012/48

International Patent Class (Additional): H04Q-003/52

File Segment: EPI

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-183574

(43)公開日 平成5年(1993)7月23日

(51)Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 L 12/48

H 0 4 Q 3/52

1 0 1 Z 9076-5K

8529-5K

H 0 4 L 11/20

Z

審査請求 未請求 請求項の数2(全11頁)

(21)出願番号

特願平4-989

(22)出願日

平成4年(1992)1月7日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 山中 秀昭

鎌倉市大船五丁目1番1号 三菱電機株式

会社通信システム研究所内

(72)発明者 ▲さい▼藤 泰孝

鎌倉市大船五丁目1番1号 三菱電機株式

会社通信システム研究所内

(72)発明者 都築 宗徳

鎌倉市大船五丁目1番1号 三菱電機株式

会社通信システム研究所内

(74)代理人 弁理士 高田 守

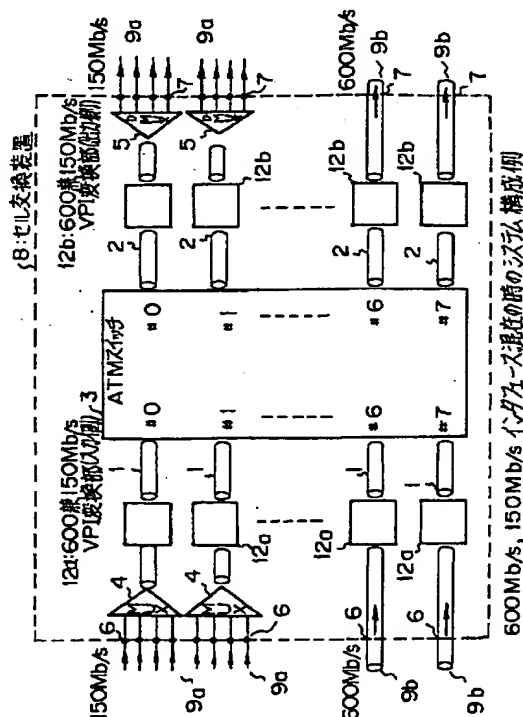
最終頁に続く

(54)【発明の名称】 セル交換装置

(57)【要約】

【構成】 所定のヘッダ情報を有するセルを多重化する多重化手段4と、多重化されたセルを入力して、ヘッダ情報に基づいてセル交換を行なうスイッチ手段3と、上記多重化手段4とスイッチ手段3の間において、多重化されたセルのヘッダ情報を他のヘッダ情報に変換する変換手段12aを備えたセル交換装置8であって、変換手段12aは、セルを入力した伝送路を識別する識別コードを受信することにより、多重化手段4により多重化されたセルの各伝送路9aに対応したヘッダ情報の変換を行なう。

【効果】 複数の伝送路9aに対してひとつの変換手段があればよく、ヘッダ情報の変換部の数が少なくなるので、小型で軽量のセル交換装置を得ることができる。



## 【特許請求の範囲】

【請求項1】 以下の要素を有するセル交換装置

(a) 所定のヘッダ情報を有するセルを多重化する多重化手段、

(b) 多重化されたセルを入力して、ヘッダ情報に基づいてセル交換を行なうスイッチ手段、

(c) 上記多重化手段とスイッチ手段の間にあって、多重化されたセルのヘッダ情報を他のヘッダ情報に変換する変換手段。

【請求項2】 上記セル交換装置において、変換手段は、セルを入力した伝送路を識別する識別コードを受信し、その識別コードからそのセルを入力した伝送路を識別することにより、その伝送路に対応したヘッダ情報の変換を行なうことを特徴とする請求項1記載のセル交換装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、情報通信分野で音声、データ、画像など種々の情報をセルと呼ばれるブロック単位に分割し、高速で伝送・交換を行なうためのATM (Asynchronous Transfer Mode) 通信におけるセル交換装置に関するものであり、特に、ATM (非同期転送モード) におけるセル交換装置内のヘッダ情報の書換えに関するものである。

## 【0002】

【従来の技術】 従来の技術としては、たとえば、鳥居他“ATM交換機におけるセル転送制御機能配備の考察”、電子情報通信学会研究報告 交換システム SSE90-134に記載されたような技術がある。

【0003】 これらの文献に記載された技術によれば、高速で伝送・交換を行なうためのATM (Asynchronous Transfer Mode) 通信においては、マルチメディア情報をブロック化して宛先情報を含むヘッダを付与したセルと呼ばれる単位が用いられる。このセルは、国際標準の規定に従った固定の長さが決められている。一方、ATM通信方式におけるインタフェース速度は、155.52Mb/s (以下、略して150Mb/sともいう) を基本として、その整数倍の速度のうちいくつか、例えば622.08Mb/s (以下、略して600Mb/sともいう) 等が国際標準となりつつある。

【0004】 セルのヘッダ情報をハードウェアで直接参照して交換を行なうATMスイッチにおいて、スイッチのインタフェースと異なるインタフェースを収容するために、ATMスイッチの入力部-出力部にセル多重/分離回路が用いられる場合が多い。

【0005】 また、ネットワークは、加入者交換機および中継交換機を用いた複数の交換階梯を有するハイアラキカルな回線網構成をとる場合が多い。そのため、ATMセルのヘッダは、回線(virtual channel) および回

線束(virtual path)を識別する識別子として、VCI (virtual channel identifier) とVPI (virtual path identifier) を有する。また、それらの値は伝送路単位に定義され、VPI/VCI値またはVPI値は、交換機やクロスコネクタノード内のセル交換装置において、書き換えられる必要がある。

【0006】 図7はATM交換システムの構成図である。また、図8は、同例におけるセル交換装置のブロック図であり、ATMスイッチモジュール、セル多重回路、セル分離回路の構成図である。図において、1は入線、2は出線、3はATMスイッチ、4はセル多重回路、5はセル分離回路、6は入力ポート、7は出力ポート、8はセル交換装置である。また、9は伝送路であり、9aは150Mb/sの伝送路、9bは600Mb/sの伝送路である。また、10、11はヘッダ変換部であり、10aは入力側の150Mb/sのVPI変換部、10bは出力側の150Mb/sのVPI変換部、11aは入力側の600Mb/sのVPI変換部、11bは出力側の600Mb/sのVPI変換部である。

【0007】 次に動作について説明する。セル交換装置8は、ATMスイッチ3、セル多重回路4、セル分離回路5から構成されている。発生した情報は、一定長のブロックに区切られてセルとなり、伝送路9a、9bを通過してセル交換装置8に到着し、まず入力ポート6に入力される。次に、VPI変換部10、11に入力され、VPI変換がなされる。VPI変換とは、入力されたセルのヘッダにあるVPI/VCI値を新しいVPI/VCI値に変換するとともに、そのセルのセル交換装置内での宛先を付与することである。VPI変換によってセルの宛先を付与されることにより、ATMスイッチ3が宛先の出線を選択することになる。

【0008】 ところで、伝送路9aのインタフェース速度は、国際標準である155.52Mb/sである。一方、ATMスイッチ3のインタフェース速度は600Mb/sになっており、伝送路9bは直接収容できるが、伝送路9aを直接収容することは出来ない。しかし、容量としては伝送路9aを4本収容することが可能である。従って、セル多重回路4が4本の155.52Mb/s入力ポート6をセル単位に多重化し、1本の600Mb/sインタフェースとしてATMスイッチ3の入線1に出力する。セル多重回路4は、入力ポート数に対応したスイッチモジュール (図示せず) から構成されている。セルの多重化は、セルをスイッチモジュール内にあるバッファに一時蓄え、他のスイッチモジュールと調整をはかりながら、入線1でのセルの衝突を避けるように前記バッファから高速にセルを読み出すことでセル多重化を行なう。

## 【0009】

【発明が解決しようとする課題】 以上のように、伝送路速度とATMスイッチインタフェース速度が異なり、伝

10

20

30

40

50

## 3

送路をセル多重してATMスイッチに入力しているようなセル交換装置において、本来ヘッダ内のVPI/VC I値は伝送路単位に定義されているものなので、従来例ではヘッダ変換を伝送路毎に行ってから、セル多重を行って、その後にATMスイッチにより交換がなされていた。このように、従来のセル交換装置は伝送路毎にヘッダ変換部を設置するため、ハードウェア実装規模が大きくなるという問題があった。

【0010】この発明は、このような問題を解消するためになされたもので、ヘッダ変換を行なう場合でも装置の小型化が図れるセル交換装置を得ることを目的とする。

【0011】

【課題を解決するための手段】第1の発明に係るセル交換装置は、以下の要素を有するものである。

(a) 所定のヘッダ情報を有するセルを多重化する多重化手段、(b) 多重化されたセルを入力して、ヘッダ情報に基づいてセル交換を行なうスイッチ手段、(c) 上記多重化手段とスイッチ手段の間にあって、多重化されたセルのヘッダ情報を他のヘッダ情報に変換する変換手段。

【0012】第2の発明に係るセル交換装置は、変換手段が、伝送路を識別するための識別コード（たとえば、外部信号やセル自体に書き込まれたコード等）を受信し、その識別コードに基づいて多重化されたセルの各々の伝送路を識別してヘッダ情報を変換することを特徴としている。

【0013】

【作用】第1の発明に係るセル交換装置は、多重化手段とスイッチ手段の間に交換手段を設け、セルが多重化された後にヘッダ変換を行なえばよいので、従来のように交換手段を伝送路毎に設けることがなくなる。たとえば、4本の伝送路を多重化して1本の入線に入力する場合は、従来は4個の変換手段が必要であったが、第1の発明によればひとつの入線に対して変換手段がひとつ設けられるので1個の変換手段ですむ。

【0014】第2の発明に係るセル交換装置は、変換手段が、多重化されたセルの受信に対応して、そのセルを伝送してきた伝送路の識別コードを受信するので、セルがどのような順番に多重化されていても、どのセルがどの伝送路から入力されたものが判別できるので、セルの多重化の順序にかかわらず誤りなくヘッダ情報の変換が行なえる。

【0015】

【実施例】実施例1. 図1、図2は、第1の発明に係るセル交換装置の一実施例を示す図である。図において、図7と同一符号は図7の各部と同一又は相当部分を示しており、ここでは異なる部分を説明する。12は、ヘッダ変換部（この発明に係る変換手段の一例）であり、12aは入力側の600兼150Mb/s VPI変換部、

## 4

12bは出力側の600兼150Mb/s VPI変換部である。

【0016】図2において、6a~6dは各伝送路9aを接続する入力ポート、4はセル多重回路（この発明に係る多重化手段の一例）、12aは入力側の600兼150Mb/s VPI変換部、3はATMスイッチ（この発明に係るスイッチ手段の一例）である。また、13はヘッダを抽出して、付け替えを行なうヘッダ抽出付け替えモジュール、14はヘッダ抽出部、15はFIFOメモリ、16はヘッダの付け替えを行なうスイッチヘッダ付加部、17は各ポート用に用意されたVPI変換テーブルが格納されたRAMモジュールである。VPI変換テーブルは、たとえば、検索キーとなるVPI/VC I18と、この検索キーにより検索される宛先19と新VPI/VC I20が表形式で格納されているものである。

【0017】次に動作について説明する。セル多重回路4は4本の伝送路9aからのセルA~Hを各ポート6a~6d経由で入力する。このセル多重回路4は、各ポートからのセルを固定的なスロットに割り当ててのもので、4つのタイムスロットのうち先頭から順にポート6a、6b、6c、6dの順にセルを格納して出力する。したがって、セルはABCDの順に出力され、次いで、EFGHの順に出力される。このように多重化されたセル流はVPI変換部12aに入力される。

【0018】VPI変換部12aは、ヘッダ抽出部14で入力されたセルのヘッダからVPI/VC I18の値を得る。そして、VPI変換テーブルを用いて、そのVPI/VC I18の値に対応する宛先19と新VPI/VC I20を検索する。VPI変換テーブルは各ポート（各伝送路）に対応して設けられており、入力されるセル流のスロット順に対応するテーブルを検索する。セルはFIFOメモリ15でまちあわされた後、スイッチヘッダ付加部16にてVPI/VC Iの値が新VPI/VC I20に付け替えられるとともに、宛先19が付加される。

【0019】実施例2. 図3は、第1と第2の発明の一実施例を示す図である。実施例1と異なる点として、セル多重回路4は、各伝送路からのセルをランダムにならべてセル流を生成するものとする。このため、セル多重回路4はセル流のどのセルがどの伝送路からのセルかを区別するための同期信号21（第2の発明の識別コードの一例）を出力する。この例では4本の伝送路を区別すればよいので、この同期信号は2ビットの情報量が必要になる。VPI変換部12aは、このセル流と同期信号21を入力し、同期信号2ビットを用いてRAMモジュール17内にある4ポート分のVPI変換テーブルの中から該当するポート用のテーブルを選択する。その他の動作は実施例1と同様である。

【0020】実施例3. 図4は、第1と第2の発明の他

## 5

の実施例を示す図である。実施例1と異なる点として、セル多重回路4は、各伝送路からのセルをランダムにならべてセル流を生成するものとする。このため、制御部22はセル流のどのセルがどの伝送路からのセルかを区別するための同期信号21（第2の発明の識別コードの一例）をセル多重回路4とVPI変換部12aの両方に出力する。この例では4本の伝送路を区別すればよいので、この同期信号は2ビットの情報量が必要になる。セル多重回路4はこの同期信号に従って、セル流を生成して出力する。

【0021】一方、VPI変換部12aは、このセル流と同期信号21を入力し、同期信号2ビットを用いてRAMモジュール17内にある4ポート分のVPI変換テーブルの中から該当するポート用のテーブルを選択する。その他の動作は実施例1と同様である。

【0022】以上のように、実施例2、3では、伝送路速度とATMスイッチインタフェース速度が異なるようなセル交換装置内において、セル多重したATMセルに対しどの伝送路から到着したセルなのかという外部信号（識別コード）をVPI交換部（変換手段）が受信することによりヘッダ変換を行なうセル交換装置を説明した。

【0023】実施例4. 図5は、第1と第2の発明の他の実施例を示す図である。実施例2、3と同様にセル多重回路4はセルをランダムに連結してセル流を生成するが、この場合は、各タイムスロットにそのタイムスロットがどの伝送路からのセルかを示す識別コード23（第2の発明の識別コードの一例）が2ビット含まれている場合である。この場合、ヘッダ抽出部14は各セルのヘッダを抽出するとともに、スロットにある2ビットの識別コード23を抽出する。そして、そのセルの伝送路を識別し検索に用いることができる。また、セル自体にあって2ビットがあれば、セル多重回路4がそのセルのあいてるビットを伝送路の識別コード用に使用してもよい。

【0024】以上、この実施例4では、入力した伝送路情報が外部信号でなくスロット自体あるいはセル自体に書き込まれていることを特徴とする場合を説明した。

【0025】次に、図6は、従来例とこの実施例を適用した場合とのVPI変換部のハードウェアの比較図であり、従来はヘッダ抽出付け替えモジュール13が4個必要であるのに対し、動作速度は従来の4倍必要にはなるがこの実施例では1個で兼用できることを示している。

## 6

RAMモジュール17に関しては、RAMモジュール17が各伝送路に対応したVPI変換テーブルをもっているため論理的に兼用することができず、ともに、4テーブルをもつことになる。

【0026】実施例5. なお、上記実施例1～4では、ヘッダ情報としてVPI/VCIあるいは宛先の場合を示したが、その他のヘッダ情報を付加変換削除する場合でもかまわない。

## 【0027】

10 【発明の効果】以上のように、この発明によれば、複数の伝送路からの各セルのヘッダ情報の変換がひとつの変換手段でできるので、小型で軽量のセル交換装置を得ることができる。

## 【図面の簡単な説明】

【図1】この発明に係るセル交換装置のブロック図。

【図2】この発明に係るセル交換装置の実施例1の要部ブロック図。

【図3】この発明に係るセル交換装置の実施例2の要部ブロック図。

20 【図4】この発明に係るセル交換装置の実施例3の要部ブロック図。

【図5】この発明に係るセル交換装置の実施例4の要部ブロック図。

【図6】この発明に係るセル交換装置と従来装置のハードウェア比較図。

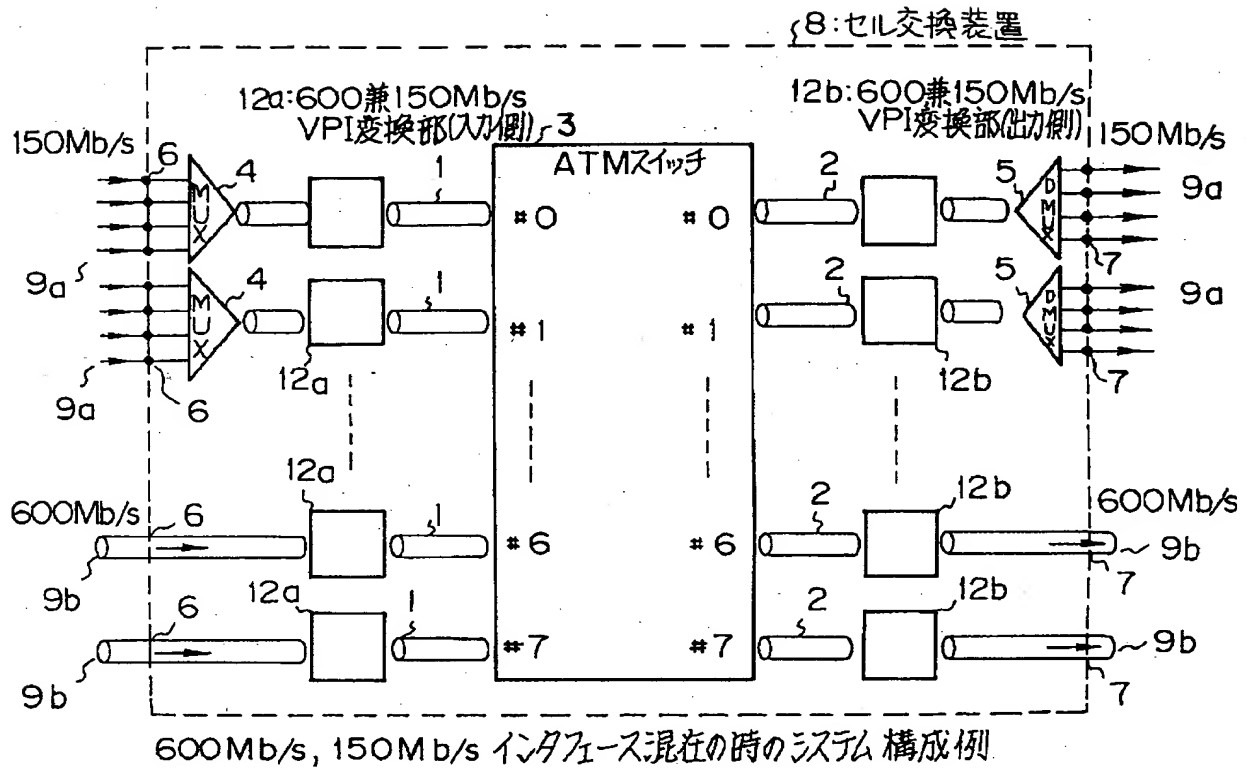
【図7】セル交換システムを示す図。

【図8】従来のセル交換装置を示す図。

## 【符号の説明】

- 1 入線
- 2 出線
- 3 ATMスイッチ
- 4 セル多重回路
- 5 セル分離回路
- 6 入力ポート
- 7 出力ポート
- 8 セル交換装置
- 9 伝送路
- 10、11 ヘッダ変換部（VPI変換部）
- 12 ヘッダ変換部（VPI変換部）
- 40 13 ヘッダ抽出付け替えモジュール
- 17 RAMモジュール
- 21 同期信号
- 23 制御部

【図1】

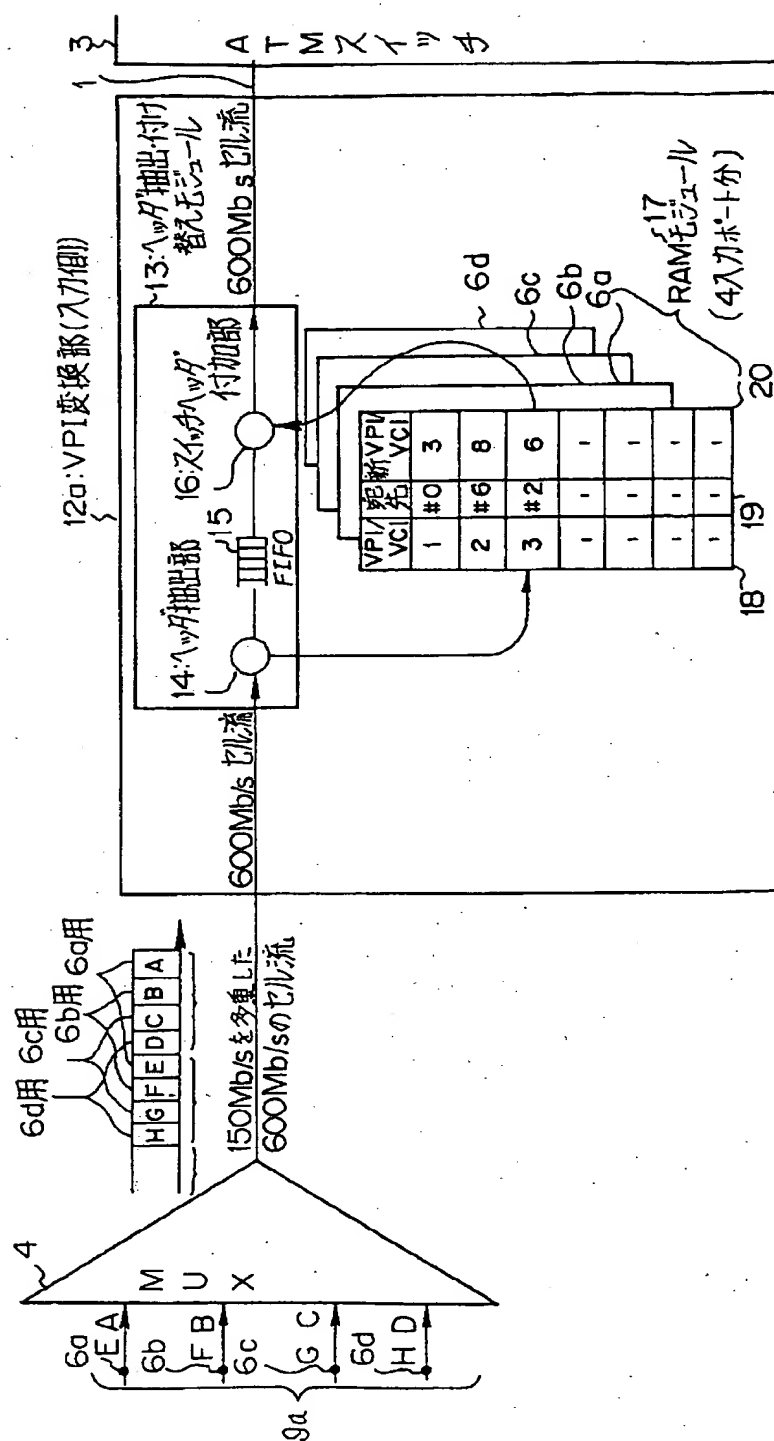


【図6】

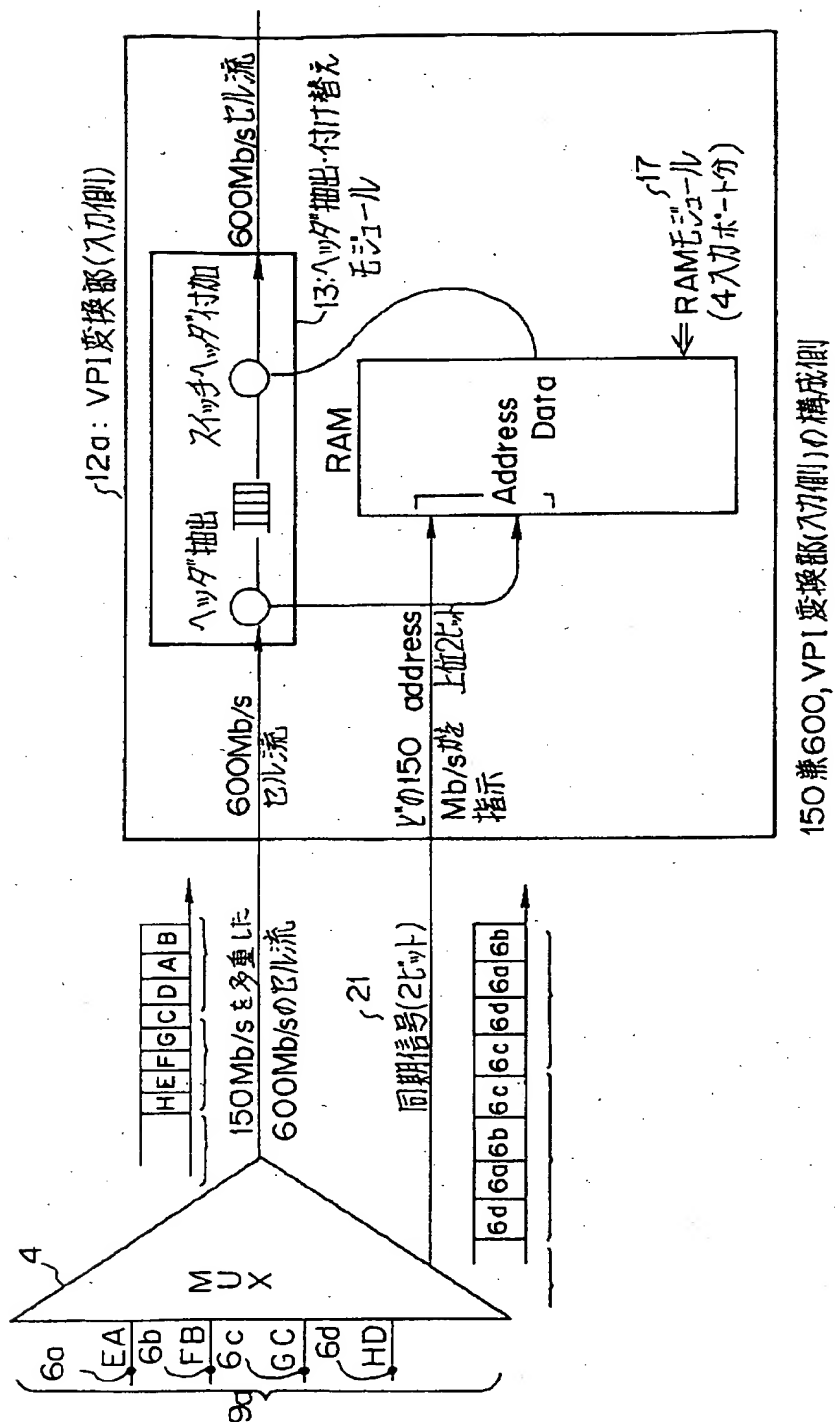
150Mb/s 4回線を収容する時、必要なモジュール個数

	構成例	ハット抽出・付け替えモジュール	RAMモジュール
従来例	150Mb/s VPI変換部 4つ	4	4
実施例	150兼600VPI変換部1つ	1 (兼用)	4 (論理的に兼用不可)

150兼600, VPI変換部(入力側)の構成列

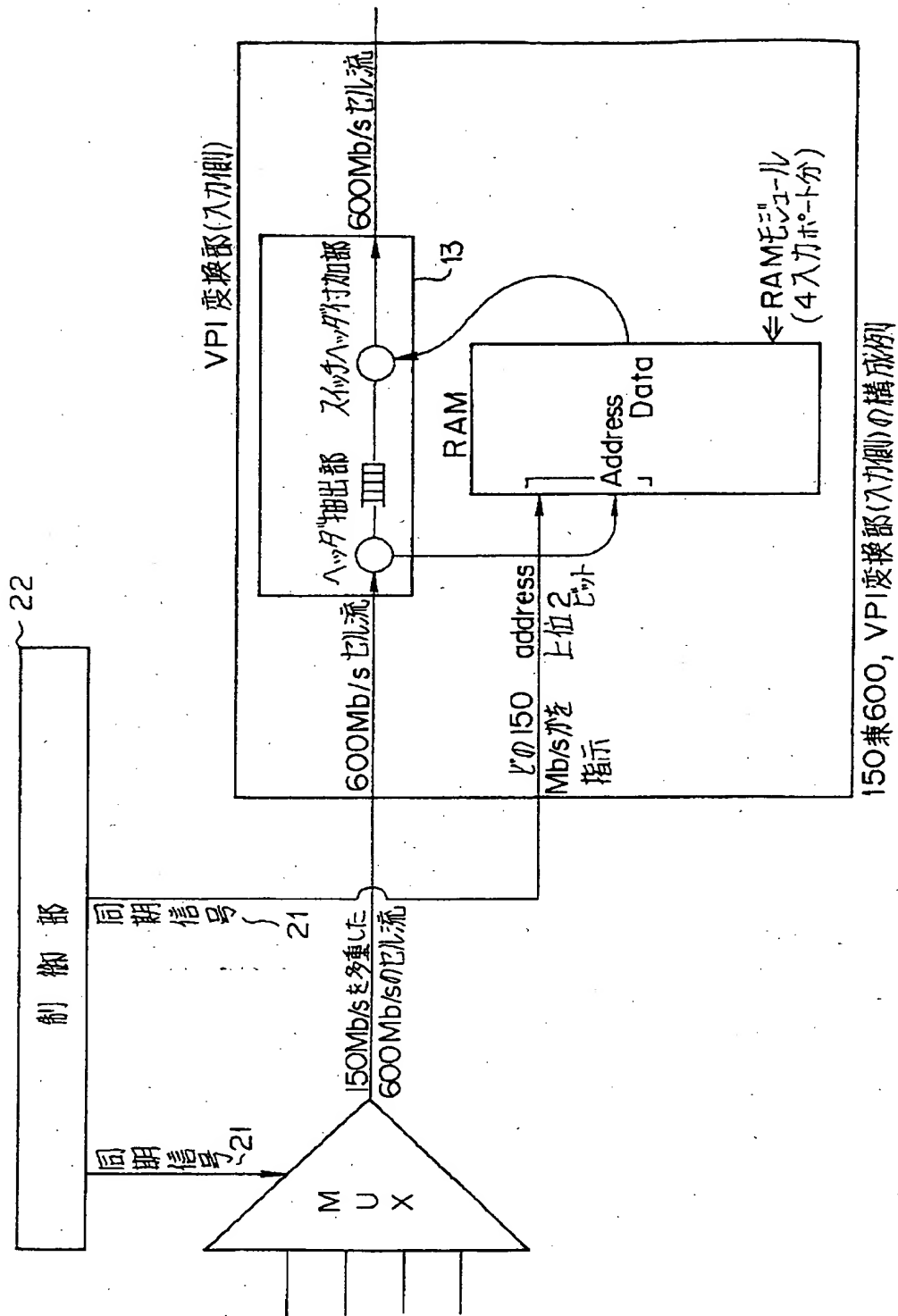


【図3】

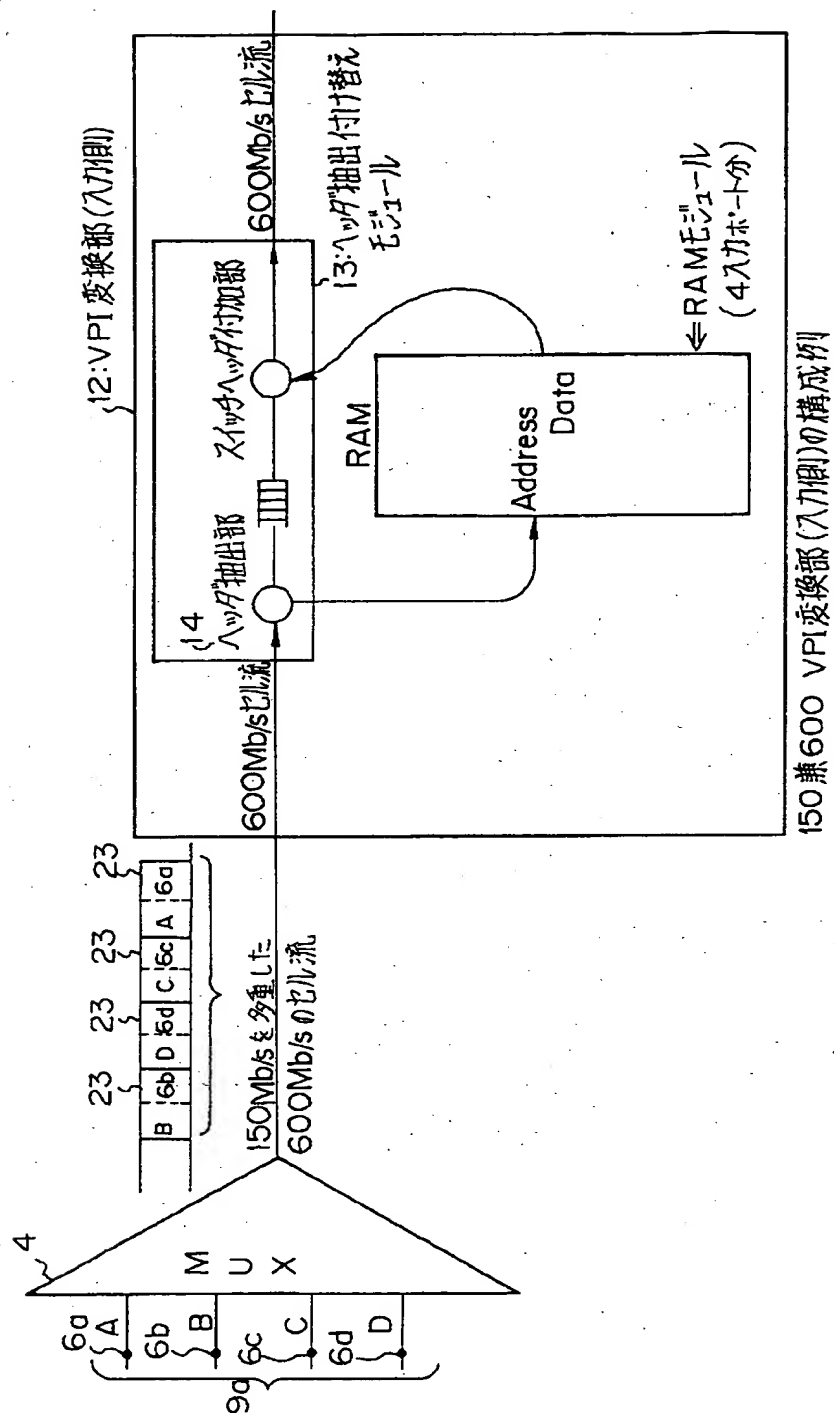




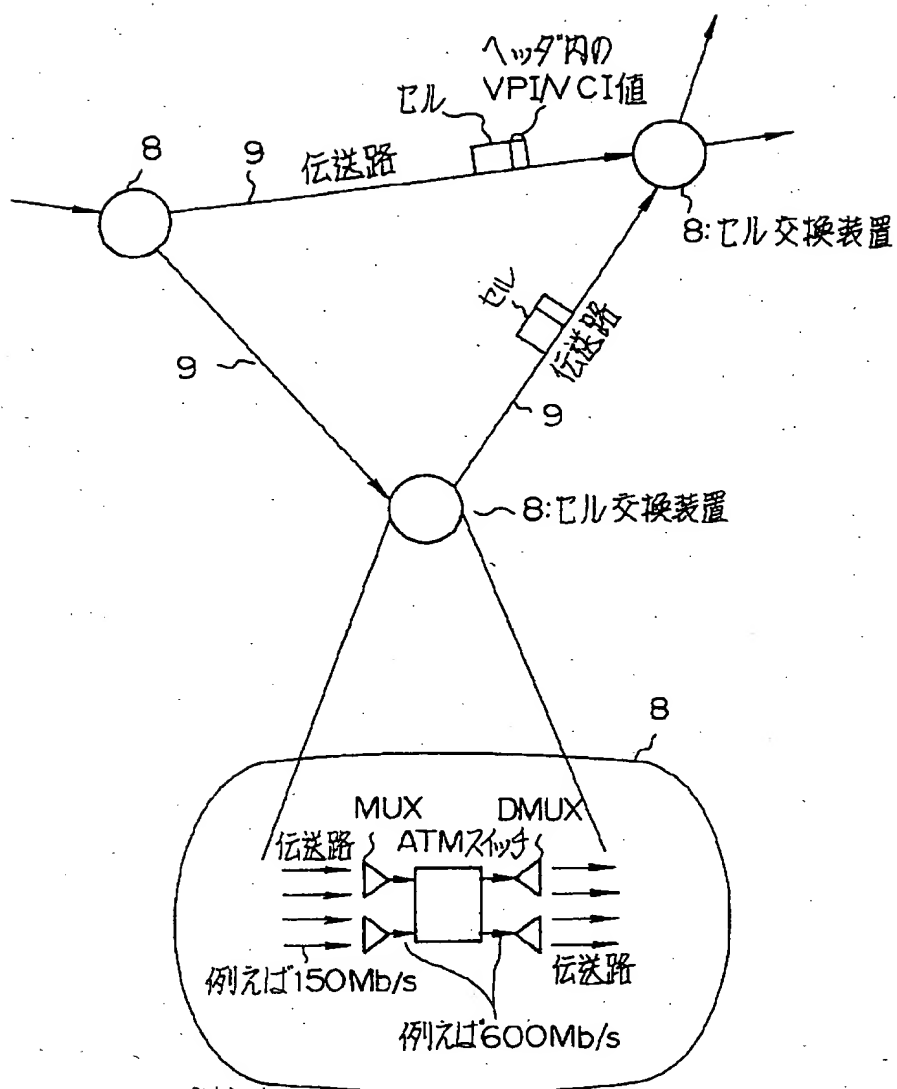
【図4】



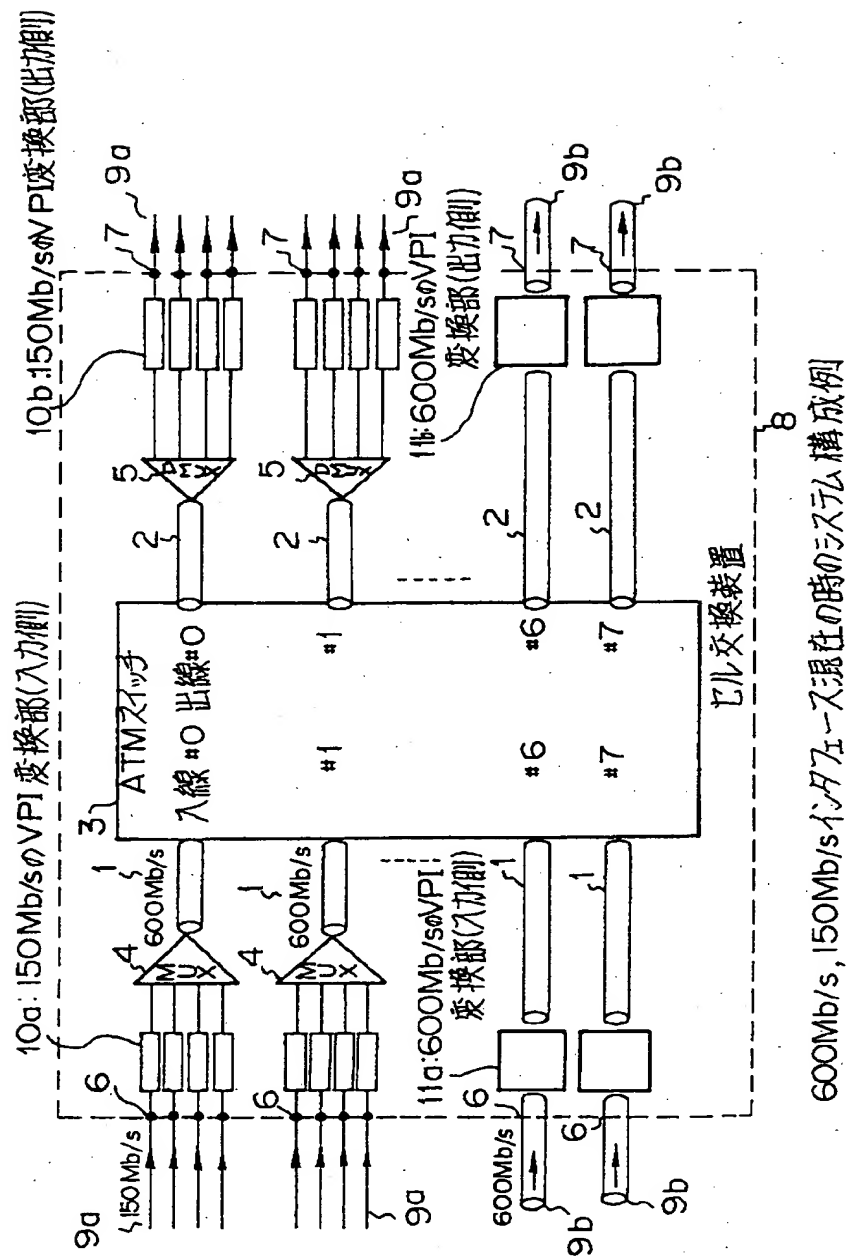
【図5】



【図7】



【図8】



フロントページの続き

(72) 発明者 大島 一能  
 鎌倉市大船五丁目1番1号 三菱電機株式  
 会社通信システム研究所内